

Betriebssysteme (BS)

VL 1 – Einführung

Volkmar Sieh / Daniel Lohmann

Lehrstuhl für Informatik 4
Verteilte Systeme und Betriebssysteme

Friedrich-Alexander-Universität
Erlangen Nürnberg

WS 18 – 18. Oktober 2018

https://www4.cs.fau.de/Lehre/WS18/V_BS



Lernziele

- **Vertiefen** des Wissens über die interne Funktionsweise von Betriebssystemen
 - Ausgangspunkt: Systemprogrammierung
 - Schwerpunkt: Nebenläufigkeit und Synchronisation
- **Entwickeln** eines Betriebssystems *von der Pike auf*
 - OOStuBS / MPStuBS Lehrbetriebssysteme
 - **Praktische** Erfahrungen im Betriebssystembau machen
- **Verstehen** der technologischen Hardware-Grundlagen
 - PC-Technologie verstehen und einschätzen können
 - Schwerpunkt: Intel x86 / IA-32



Vorwort

Die Lehrveranstaltung ist grundsätzlich für alle Studiengänge offen. Sie verlangt allerdings gewisse Vorkenntnisse. Diese müssen nicht durch Teilnahme an den Lehrveranstaltungen von I4 erworben worden sein.



Voraussetzungen

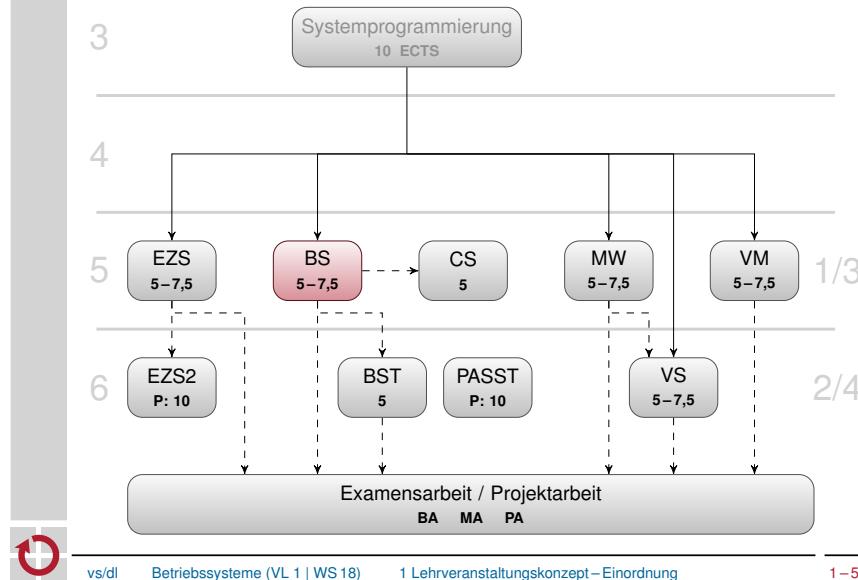
- Rechnerarchitektur, **Systemprogrammierung**
- C / **C++**, Assembler (x86)
- Ein gewisses Maß an **Durchhaltevermögen**
- Freude an systemnaher und **hardwarenaher Programmierung**

Wir arbeiten auf der “nackten Maschine” (*bare metal*)!

Die meisten sind überrascht, wie viel Spaß das macht :-)



Einpassung in den Musterstudienplan (Bachelor/Master)



vs/dl Betriebssysteme (VL 1 | WS 18) 1 Lehrveranstaltungskonzept – Einordnung

1–5

Verwendbarkeit, Scheinerwerb und Modulnote

- Wahlpflichtmodul (Bachelor/Master) der Vertiefungsrichtung Verteilte Systeme und Betriebssysteme**
 - eigenständig (nur BS) VL + Ü oder VL + EÜ
 - mit weiteren Veranstaltungen VL oder VL + Ü oder VL + EÜ
- Studien- und Prüfungsleistungen**
 - Bachelor Prüfungsleistung
 - Master Prüfungsleistung
- erworben durch
 - erfolgreiche Teilnahme an den Übungen
 - erfolgreiche Bearbeitung aller Übungsaufgaben
 - 30 min. mündliche Prüfung
- Berechnung der Modulnote**
 - Note der mündlichen Prüfung + „Übungsbonus“ in Zweifelsfällen



vs/dl Betriebssysteme (VL 1 | WS 18) 1 Lehrveranstaltungskonzept – Organisation

1–7

Veranstaltungsbestandteile

(5 – 7,5 ECTS Punkte)

VL – Vorlesung

2,5

Vorstellung und detaillierte Behandlung des Lehrstoffs

Ü – Übung

2,5

- Übung **OOStuBS**
- 6 – 7 Übungsaufgaben
- Abnahme alle 14 Tage

+ oder +

EÜ – Erweiterte Übung 5

- Übung **MPStuBS**
- erweiterte Aufgaben
- Rechnerübung „Pflicht“

RÜ – Rechnerübung

0

- **Betreutes** Arbeiten am Rechner
- Hilfe zu **OOStuBS** und **MPStuBS**



vs/dl Betriebssysteme (VL 1 | WS 18) 1 Lehrveranstaltungskonzept – Organisation

1–6

Übungsbetrieb

Tafelübung

Raum 0.031 (Aquarium)

- Zwei Termine zur Auswahl
 - Fr, 12:15 – 13:45 oder Mo, 14:15 – 15:45
- Übungsaufgaben sind in 2er-Gruppen zu bearbeiten

Rechnerübung

Raum 0.01 (Huber-CIP)

- Zwei Termine zur Auswahl
 - Mo, 14:00 – 18:00 und Fr, 14:00 – 16:00

Erweiterte Rechnerübung

Raum 0.01 (Huber-CIP)

- Bei Bedarf (wird angekündigt)
 - Mi, 12:00 – 16:00



vs/dl Betriebssysteme (VL 1 | WS 18) 1 Lehrveranstaltungskonzept – Organisation

1–8

Terminübersicht Wintersemester 2018

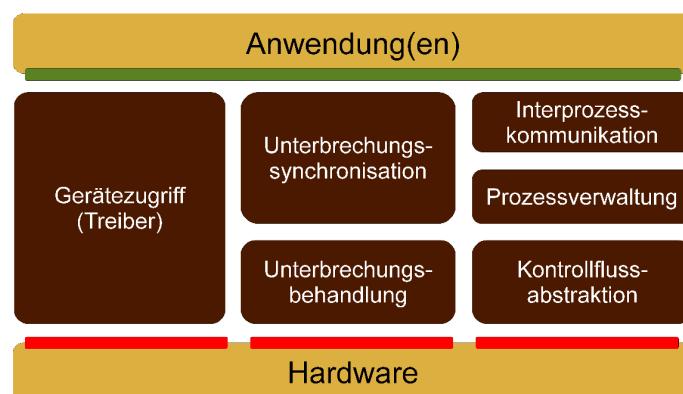
Woche	Mo 14-16	Mo 14-18	Mi 12-16	Do 12-14	Fr 12-14	Fr 12-16	Raum
15.10.				VL ₁	Ü ₀		0.031
22.10.	Ü ₀	RÜ	eRÜ	VL ₂	Ü ₁	RÜ	
29.10.	Ü ₁	RÜ	eRÜ				0.031
05.11.	RÜ	eRÜ		VL ₃	Ü ₂	RÜ	0.01
12.11.	Ü ₂	RÜ	eRÜ	VL ₄	A ₁	RÜ	
19.11.	A ₁	RÜ	eRÜ	VL ₅	Ü ₃	RÜ	0.01
26.11.	Ü ₃	RÜ	eRÜ	VL ₆	A ₂	RÜ	
03.12.	A ₂	RÜ	eRÜ	VL ₇	Ü ₄	RÜ	
10.12.	Ü ₄	RÜ	eRÜ	VL ₈	A ₃	RÜ	
17.12.	A ₃	RÜ	eRÜ	VL ₉	Ü ₅	RÜ	
07.01.	Ü ₅	RÜ	eRÜ	VL ₁₀	A ₄	RÜ	
14.01.	A ₄	RÜ	eRÜ	VL ₁₁	Ü ₆	RÜ	
21.01.	Ü ₆	RÜ	eRÜ	VL ₁₂	A ₅	RÜ	
28.01.	A ₅	RÜ	eRÜ	VL ₁₃	Ü ₇	RÜ	
04.02.	Ü ₇	RÜ	A ₆	VL ₁₄	A ₆		



vs/dl Betriebssysteme (VL 1 | WS 18) 1 Lehrveranstaltungskonzept – Organisation

1–9

Aufbau eines Betriebssystem



vs/dl Betriebssysteme (VL 1 | WS 18) 1 Lehrveranstaltungskonzept – Inhaltlicher Überblick

1–11

Beteiligte Personen

Dozent Vorlesung



Volkmar Sieh

Übungsleiter



Andreas Ziegler



Bernhard Heinloth

Betreuer Rechnerübung



Harald Böhm



Judith Hemp



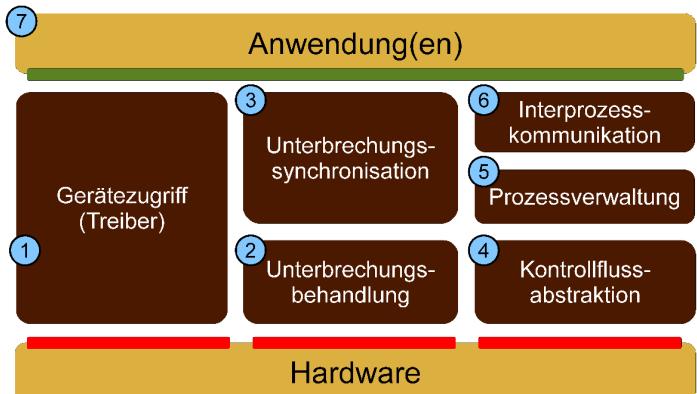
Jakob Wagner

vs/dl Betriebssysteme (VL 1 | WS 18) 1 Lehrveranstaltungskonzept – Organisation

1–10

Themenübersicht Übung

Am Beispiel von: OOStuBS, MPStuBS



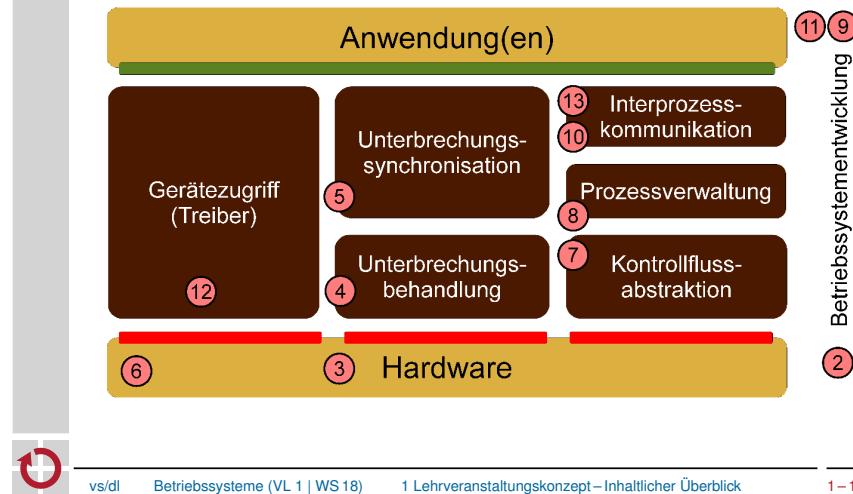
vs/dl Betriebssysteme (VL 1 | WS 18) 1 Lehrveranstaltungskonzept – Inhaltlicher Überblick

Betriebssystementwicklung

1–12

Themenübersicht Vorlesung

Am Beispiel von: x86, MC68k, TriCore; Windows, Linux



vs/dl Betriebssysteme (VL 1 | WS 18)

1 Lehrveranstaltungskonzept – Inhaltlicher Überblick

1–13

VL₂ Betriebssystementwicklung (oft ein harter Kampf!)

■ Erste Schritte

Wie bringt man sein System auf die Zielhardware?

- Übersetzen und Linken für "nackte Hardware"
- Bootvorgang



■ Testen und Fehlersuche

Was tun, wenn das System nicht reagiert?

- "printf"-Debugging
- Simulatoren
- Debugger
- Remote debugging
- Hardwareunterstützung



vs/dl Betriebssysteme (VL 1 | WS 18)

1 Lehrveranstaltungskonzept – Inhaltlicher Überblick

1–15

Verzahnung von Vorlesung und Übungsaufgaben

18.10.	VL ₁ Einführung	Ü ₁ Ein-/Ausgabe
25.10.	VL ₂ BS-Entwicklung	Ü ₂ IRQ-Behandlung
01.11.		
08.11.	VL ₃ IRQs (Hardware)	Ü ₃ IRQ-Synchronisation
15.11.	VL ₄ IRQs (Software)	
22.11.	VL ₅ IRQs (Synchronisation)	
29.11.	VL ₆ Intel IA-32	
06.12.	VL ₇ Koroutinen und Fäden	Ü ₄ Fadenumschaltung
13.12.	VL ₈ Scheduling	
20.12.	VL ₉ Architekturen	Ü ₅ Zeitscheiben-Scheduling
27.12.		
03.01.		
10.01.	VL ₁₀ Fadensynchronisation	Ü ₆ Fadensynchronisation
17.01.	VL ₁₁ Gerätetreiber	
24.01.	VL ₁₂ IPC	
31.01.	VL ₁₃ Ausblick	Ü ₇ "Eine Anwendung" (opt.)
07.02.	VL ₁₄ Fragestunde	



vs/dl Betriebssysteme (VL 1 | WS 18)

1 Lehrveranstaltungskonzept – Inhaltlicher Überblick

1–14

VL_{3–4} Programmunterbrechungen

■ im Prinzip

- Unterbrechungen, *Traps* und Ausnahmen
- Vektortabellen
- geschachtelte Unterbrechungen
- *spurious interrupts*

■ beim PC

- CPU und APIC
- Unterbrechungen in Multiprozessorsystemen

■ Behandlung im Betriebssystem

- Kopplungsfunktion
- Zustandssicherung



vs/dl Betriebssysteme (VL 1 | WS 18)

1 Lehrveranstaltungskonzept – Inhaltlicher Überblick

1–16

VL₅ Unterbrechungssynchronisation

- Zusammenspiel zwischen Unterbrechungsbehandlung und “normalem” Kontrollfluss
 - Ursache und Problem
 - Kontrollflussebenenmodell
- Hardware-Mechanismen zur “harten Synchronisation”
 - cli und sti
 - Unterbrechungsebenen
- Software-Mechanismen zur “weichen Synchronisation”
 - Pro-/Epilogmodell und Varianten
 - Unterbrechungstransparente Algorithmen



VL₆ Das Intel IA-32 Programmiermodell

- Die Entwicklung der x86 CPU-Familie
 - vom 8086 bis zum Core i7
- Relikte und Eigenarten (*quirks*)
 - *Real Mode*
 - *A20 Gate*
- Neuerungen des *Protected Mode*
 - Ringe und Schutzmodell
 - *Task-Modell*
- Hardwarevirtualisierung



VL₇ Programmfäden

- Realisierung von Programmfäden
 - beim MC68k, Infinion TriCore, Intel x86
 - Fortsetzungen und Koroutinen als Basis
 - Implementierung des Kontextwechsels
- Fadenmodelle
 - leicht vs. schwer vs. federgewichtig vs. ...
 - Umsetzung in einer Systemfamilie



VL₈ Ablaufplanung

- Kurze Wiederholung und Vertiefung
 - Grundprinzipien
 - Klassifikation
 - neue Strategien
- Beispiele aus der Praxis
 - Windows
 - Linux
 - Scheduling auf Multiprozessor-Systemen
- Herausforderungen beim Betriebssystembau
 - Zusammenspiel Ablaufplanung \Rightarrow Unterbrechungssynchronisation



VL₉ Architekturen

- Wie organisiert man ein Betriebssystem: Architekturmodelle
 - Bibliotheken
 - Monolithen
 - Mikrokerne
 - Exokerne
 - Hypervisor
- Geschichte: Revolutionen, Religionen . . . und die Realität
 - Bewertungskriterien
 - Erfolgs- und Misserfolgsgeschichten
- Beispiele aus der Praxis
 - OS360, Unix, Linux, L4, Windows
 - exoKernel, xen, vmware
 - . . .



vs/dl

Betriebssysteme (VL 1 | WS 18)

1 Lehrveranstaltungskonzept – Inhaltlicher Überblick

1–21

VL₁₁ Geräteprogrammierung

- Treiber und ihre Bedeutung
 - Vielfalt von Geräten
 - Probleme
- Komponentenmodell für Treiber
 - Struktur eines E/A-Systems
 - Treiberklassen und -schnittstellen
- Beispiele aus der Praxis
 - Windows
 - Linux



vs/dl

Betriebssysteme (VL 1 | WS 18)

1 Lehrveranstaltungskonzept – Inhaltlicher Überblick

1–23

VL₁₀ Fadensynchronisation

- Grundsätzliches
 - Voraussetzungen
 - aktives und passives Warten
- Synchronisationsprimitive
 - *Mutex, Semaphore* und *Condition*
 - aus der Sicht des BS-Entwicklers
- spezielle Probleme
 - Wechselwirkung Synchronisation \rightleftharpoons Ablaufplanung
 - Fortschrittsgarantie und Verklemmung
- Beispiele aus der Praxis
 - Synchronisationsprimitive in Windows



vs/dl

Betriebssysteme (VL 1 | WS 18)

1 Lehrveranstaltungskonzept – Inhaltlicher Überblick

1–22

VL₁₂ Interprozesskommunikation (IPC)

- Grundsätzliches
 - Wechselwirkung \rightleftharpoons Synchronisation
 - implizite und explizite Synchronisation
- Abstraktionen jenseits von *Semaphore*
 - gemeinsamer und verteilter Speicher
 - Fern- und Nahaufrufe
- Dualität nachrichtenbasierter und prozeduraler Systeme
 - konkrete Beispiele
 - Mikrokern \rightleftharpoons Monolith



vs/dl

Betriebssysteme (VL 1 | WS 18)

1 Lehrveranstaltungskonzept – Inhaltlicher Überblick

1–24

Quo Vadis Betriebssysteme?

- Zusammenfassung
 - Zusammenfassung des Lernstoffes
 - Diskussion der Evaluationsergebnisse
 - Tipps und Hinweise für die Prüfung
- Ausblick: Neue Herausforderungen
 - Multi- und Manycore Systeme
 - Heterogene Hardware
- Ausblick: Systeme aus der Forschung
 - Corey
 - Barrelyfish/Multikernel
 - Factored OS
 - TxOS
 - OctoPOS/Invasive Computing
 - ...



vs/dl

Betriebssysteme (VL 1 | WS 18)

1 Lehrveranstaltungskonzept – Inhaltlicher Überblick

1–25

Das Endziel...



Viel Spaß!



vs/dl

Betriebssysteme (VL 1 | WS 18)

1 Lehrveranstaltungskonzept – Inhaltlicher Überblick

1–27

Was ihr noch alles fragen wolltet... ;-)



vs/dl

Betriebssysteme (VL 1 | WS 18)

1 Lehrveranstaltungskonzept – Inhaltlicher Überblick

1–26