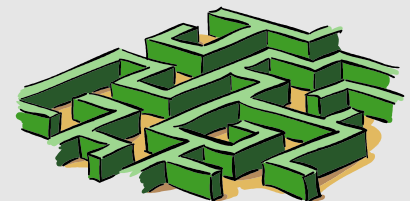


Ausgewählte Kapitel eingebetteter Systeme

Der Blackfin-Prozessor und andere DSPs

Rudi Pfister

31.05.2006



Übersicht

- Einleitung - Warum DSPs ?
- Eigenschaften von DSPs
- Der Blackfin-Prozessor
- Fazit

Welche Aufgaben haben Prozessoren ?

- Daten verschieben
 - `movl %eax, (%esp)`
 - `pushl %ebp`
- Werte vergleichen
 - `cmpl $0, -12(%ebp)`
- Berechnungen
 - `addl %edx, %eax`
 - `subl %eax, %esp`

```
movl    $.LC2, (%esp)
call    perror
movl    $-1, -64344(%ebp)
jmp     .L4
.L5:
movl    $.LC3, 4(%esp)
movl    $.LC4, (%esp)
call    fopen
movl    %eax, -12(%ebp)
cmpl    $0, -12(%ebp)
jne     .L6
movl    -16(%ebp), %eax
movl    %eax, 4(%esp)
movl    $.LC5, (%esp)
call    fputs
movl    $-1, -64344(%ebp)
jmp     .L4
.L6:
nop
.L7:
movl    -12(%ebp), %eax
movl    %eax, (%esp)
call    feof
testl   %eax, %eax
je      .L9
jmp     .L8
.L9:
movl    -12(%ebp), %eax
movl    %eax, 8(%esp)
```

Anwendungsschwerpunkte

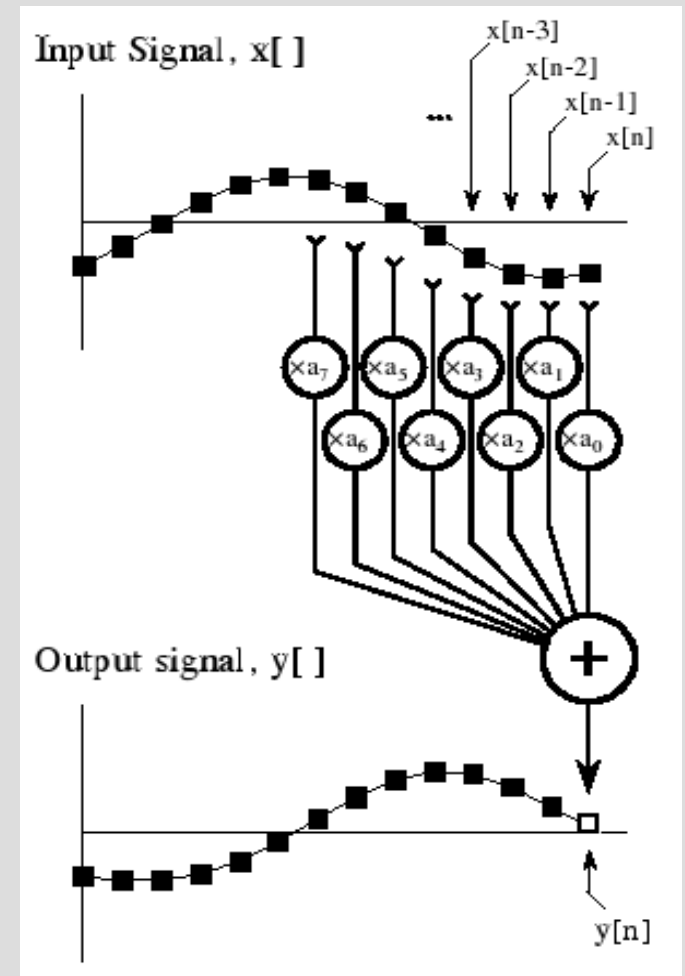
- Datenverarbeitung
 - Textverarbeitung
 - Datenbankverwaltung
 - Betriebssysteme
- mathematische Berechnungen
 - Signalverarbeitung
 - Kontrolle von Bewegungen
 - Simulationen

Datenverarbeitung: Liste sortieren

- Vergleichen einzelner Elemente miteinander
 - $A = B$, $A < B$, etc.
- Diese dann evtl. vertauschen
 - $A \rightarrow \text{tmp}$, $B \rightarrow A$, $\text{tmp} \rightarrow B$

math. Berechnungen: FIR-Filter

- FIR - Finite Impulse Response
 - Audiotechnik – Signalverzerrung
- Berechnungsvorschrift
 - $y_n = a_0 x_n + a_1 x_{n-1} + a_2 x_{n-2} + a_3 x_{n-3} + \dots$
- Hauptsächliche Operationen
 - Addition
 - Multiplikation



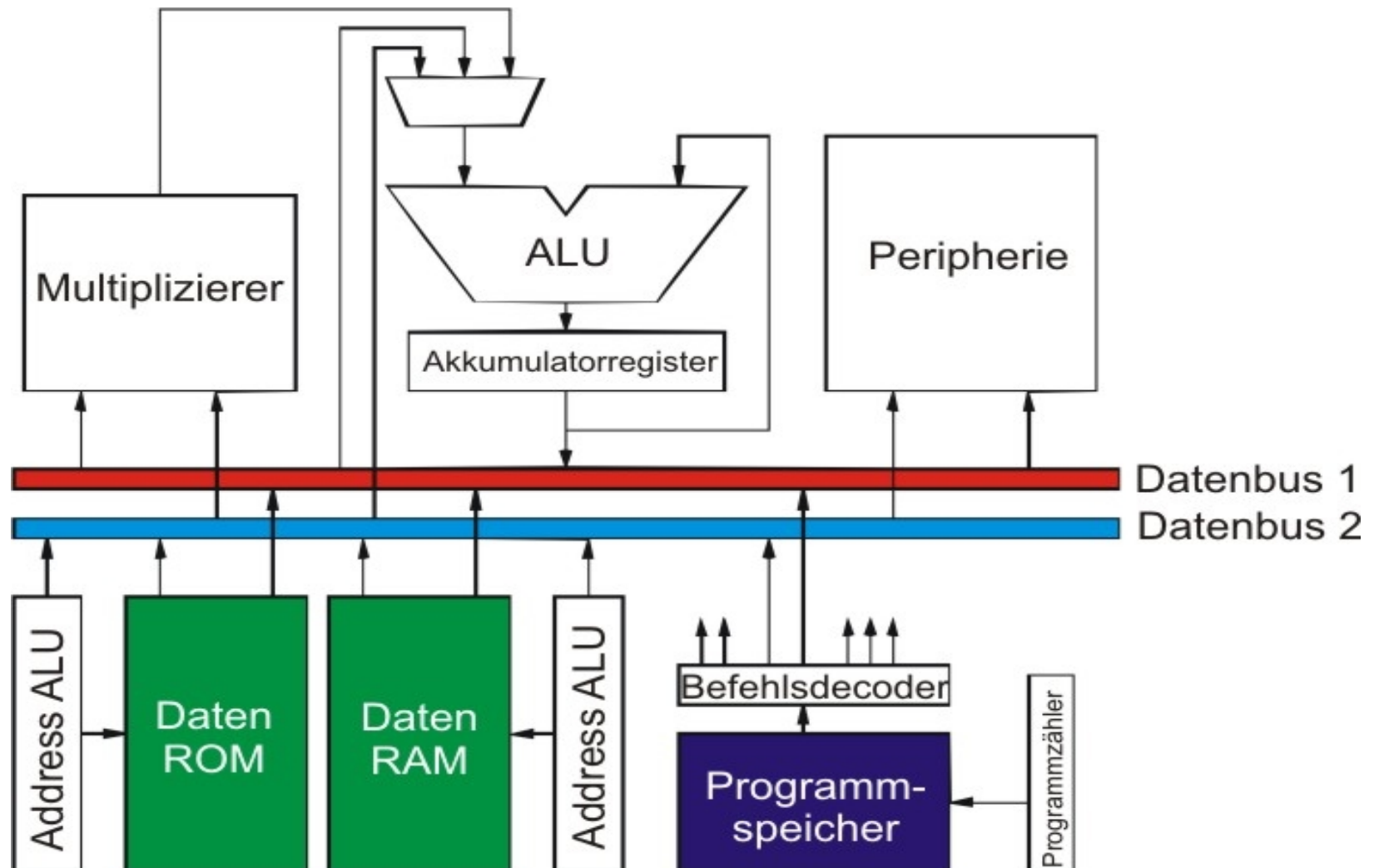
GPP vs. DSP

- General-Purpose-Prozessoren (GPP)
 - Sehr flexibel ausgelegt
 - decken Anforderungen von Servern und Desktopsystemen
- Digitale Signalprozessoren (DSPs)
 - optimiert für Berechnungen
 - decken Anforderungen von Spezialzwecksystemen

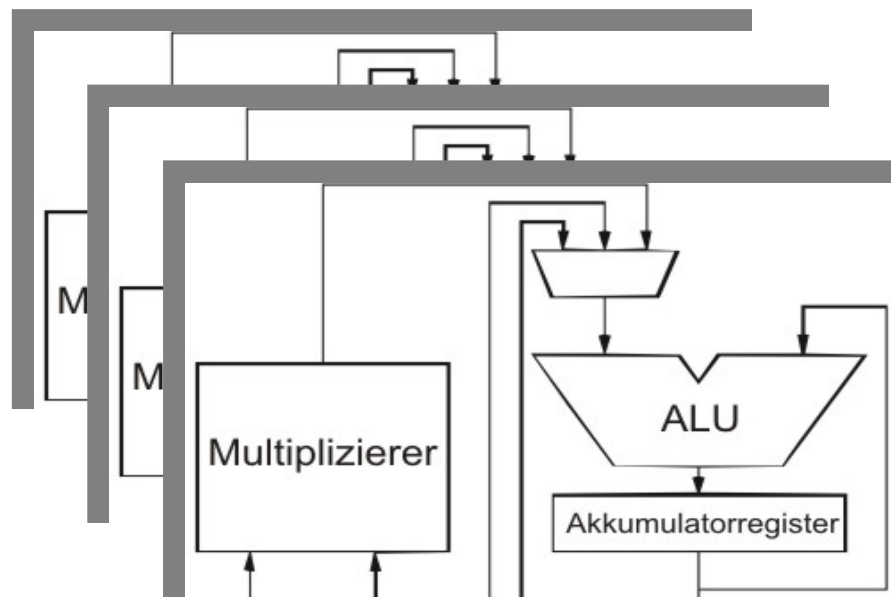
Eigenschaften eines DSPs

- Optimiert für Signalverarbeitungsaufgaben
- nur sehr speziell einsetzbar
- kleine Baugrößen
- niedriger Stromverbrauch wichtig

Aufbau eines DSPs



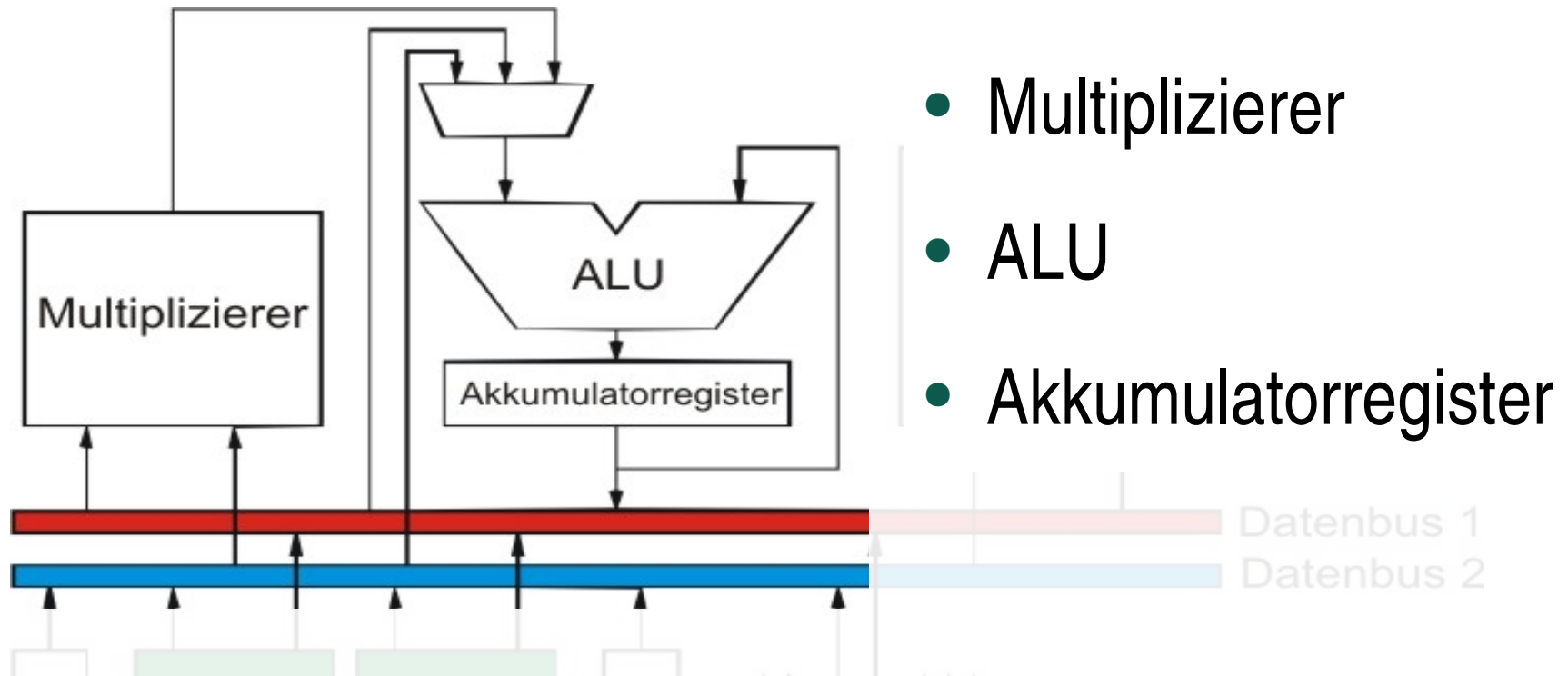
Multiple Verarbeitungseinheiten



- ALU
- Shifter
- MAC-Einheit

- Verarbeitungseinheiten doppelt oder mehrfach vorhanden
- ermöglicht hohe Verarbeitungsgeschwindigkeiten

MAC-Operation

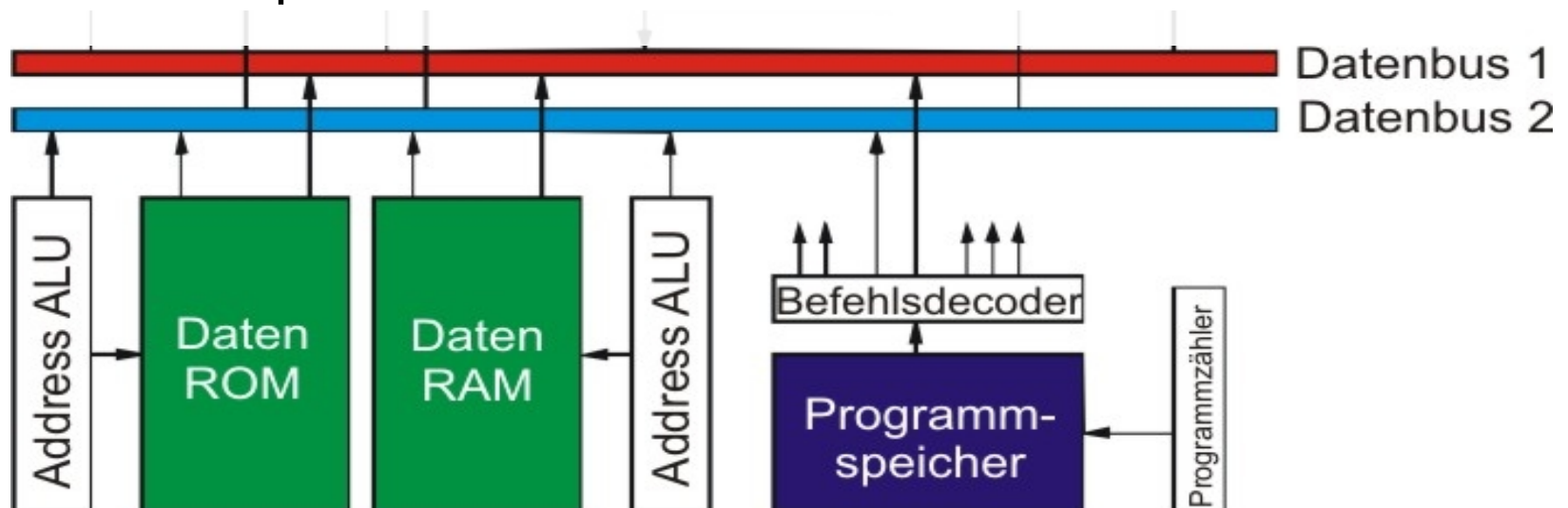


- oft benötigt für Filterfunktionen
- führt die Operation $A = A' + B \times C$ aus

Programmzähler

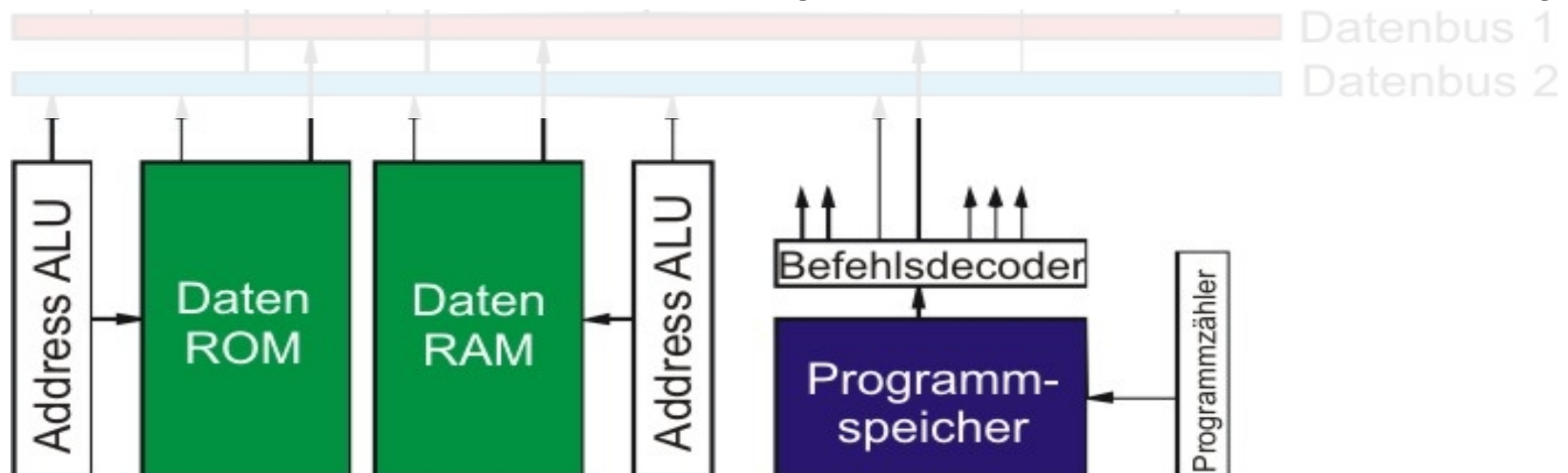
Speicherorganisation

- Harvard-Architektur
 - mehrere Busse
 - getrennte Speicher für Daten und Instruktionen
- Super-Harvard-Architektur
 - mehrere Speicherbereiche für Daten



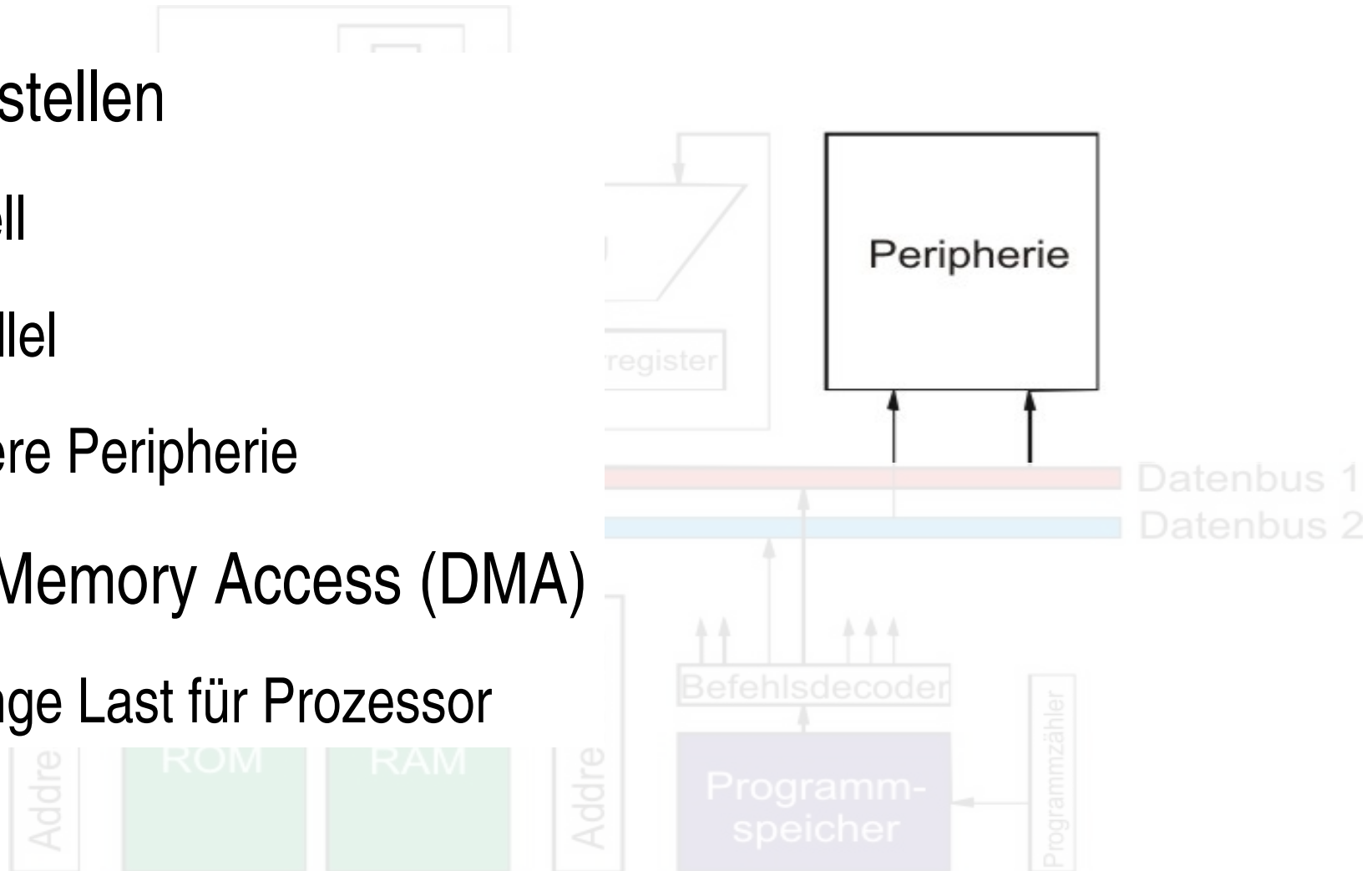
Adressierung

- zusätzliche ALUs zur Adressberechnung
 - AGUs – Address Generation Units
 - nur Integerrechnung
 - unterstützen viele Adressierungsarten, z.B. circular buffering



Kommunikation

- Schnittstellen
 - seriell
 - parallel
 - andere Peripherie
- Direct Memory Access (DMA)
 - geringe Last für Prozessor



FIR-Filter: General-Purpose-Prozessor

```
loop:
    mov *r0,x0    // Holen des Samples
    mov *r1,y0    // Holen des Filterkoeffizienten
    mult x0,y0,a  // Diese multiplizieren und Ergebnis in a speichern
    add a,b       // Ergebnis zur Summe addieren
    inc r0        // Adresse des nächsten Samples
    inc r1        // Adresse des nächsten Koeffizienten
    dec ctr       // Schleifenzähler erniedrigen
    tst ctr       // Testen auf Schleifenende
    jnz loop     // wenn nicht, zurückspringen
```

FIR-Filter: DSP

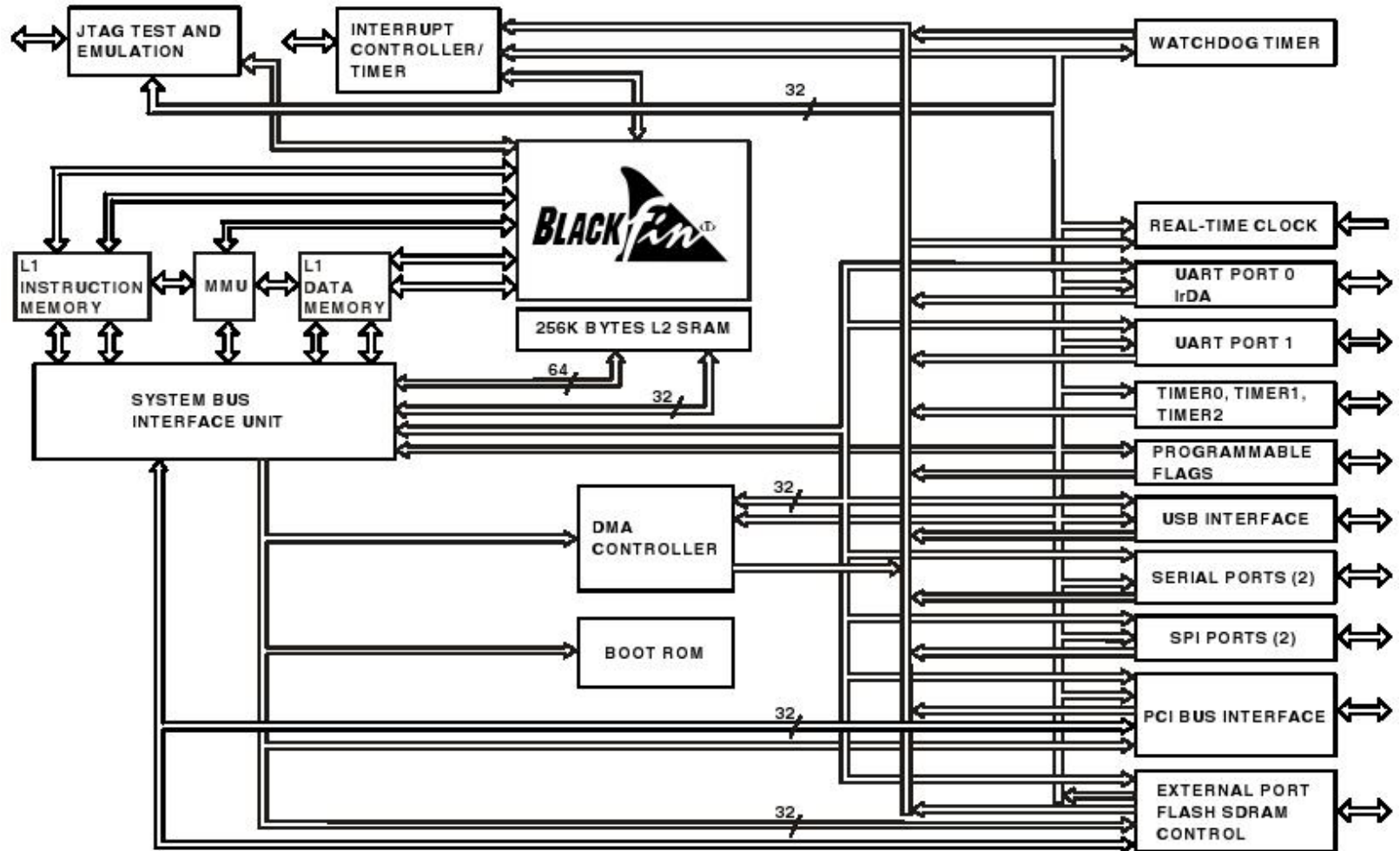
```
move    #Xaddr, r0           // Anfangsadresse der Samples
move    #Yaddr, r1           // Anfangsadresse der Filterkoeffizienten
rep     #Ntaps                // Schleife initialisieren
mac     x0,y0,b x:(r0)+,x0 y:(r1)+,y0 // MAC-Anweisung in der Schleife ausführen
```

- deutlich weniger Code
- Adressierung und Schleifenkontrolle durch Hardware
- MAC-Operation
 - teilweise parallele Ausführung der Einzeloperationen

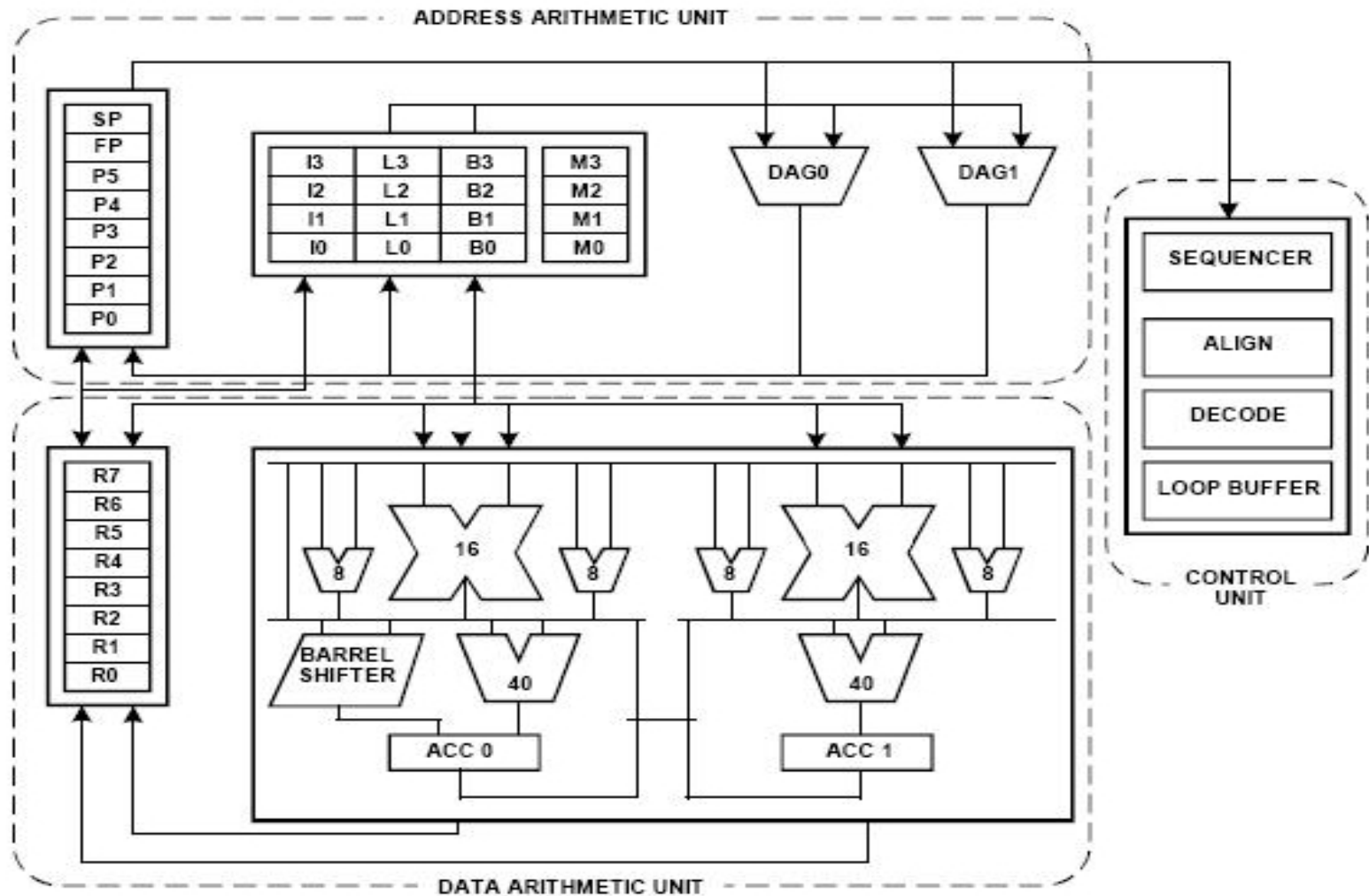
Der Blackfin-Prozessor

- ADSP-BF5xx von Analog Devices
- MSA-Kern (Micro Signal Architecture)
 - entwickelt von Analog Devices und Intel
- verbindet DSP- und MCU-Eigenschaften
- ADSP-BF561 ist Dual-Core-Prozessor
- vielfältige Peripherie on-chip (je nach Typ)

Blockschaltbild ADSP-BF535



Der Blackfin Prozessorkern



Speicher

- flacher Adressraum (max. 4 GByte)
- Level 1 Speicher
 - aufgeteilt in mehrere Bänke
 - in Daten- und Instruktionsspeicher unterteilt
 - Zugriff mit voller Prozessorgeschwindigkeit
- Level 2 Speicher
 - großer Speicherbereich
 - langsamerer Zugriff
- Externer Speicher

Level 1 Speicher

- L1 Programmspeicher
 - SRAM oder 4-set-associative Cache
- L1 Datenspeicher
 - 2 Bänke, SRAM oder 2-set-associative Cache
- L1 scratchpad RAM
 - für Stack und lokale Variablen
 - kein DMA-Zugriff
 - nicht als Cache konfigurierbar

Level 2 Speicher

- L2 Programm- und Datenspeicher
 - SRAM, sehr groß im Vergleich zu L1 Speicher
- Externer Speicher
 - Zugriff über External Bus Interface (EBIU)
 - synchrones DRAM
 - asynchrone Speicher
 - Flash-Speicher
 - EPROM
 - memory-mapped I/O-Geräte

Speicher

- I/O Speicher
 - werden als ganz normaler Speicher adressiert
 - in den flachen Adressraum gemapped
- Memory Management Unit (MMU)
 - bietet Speicherschutz
 - Supervisor- und Usermode
 - keine Adressumrechnung
 - verwaltet Caches

Peripherie

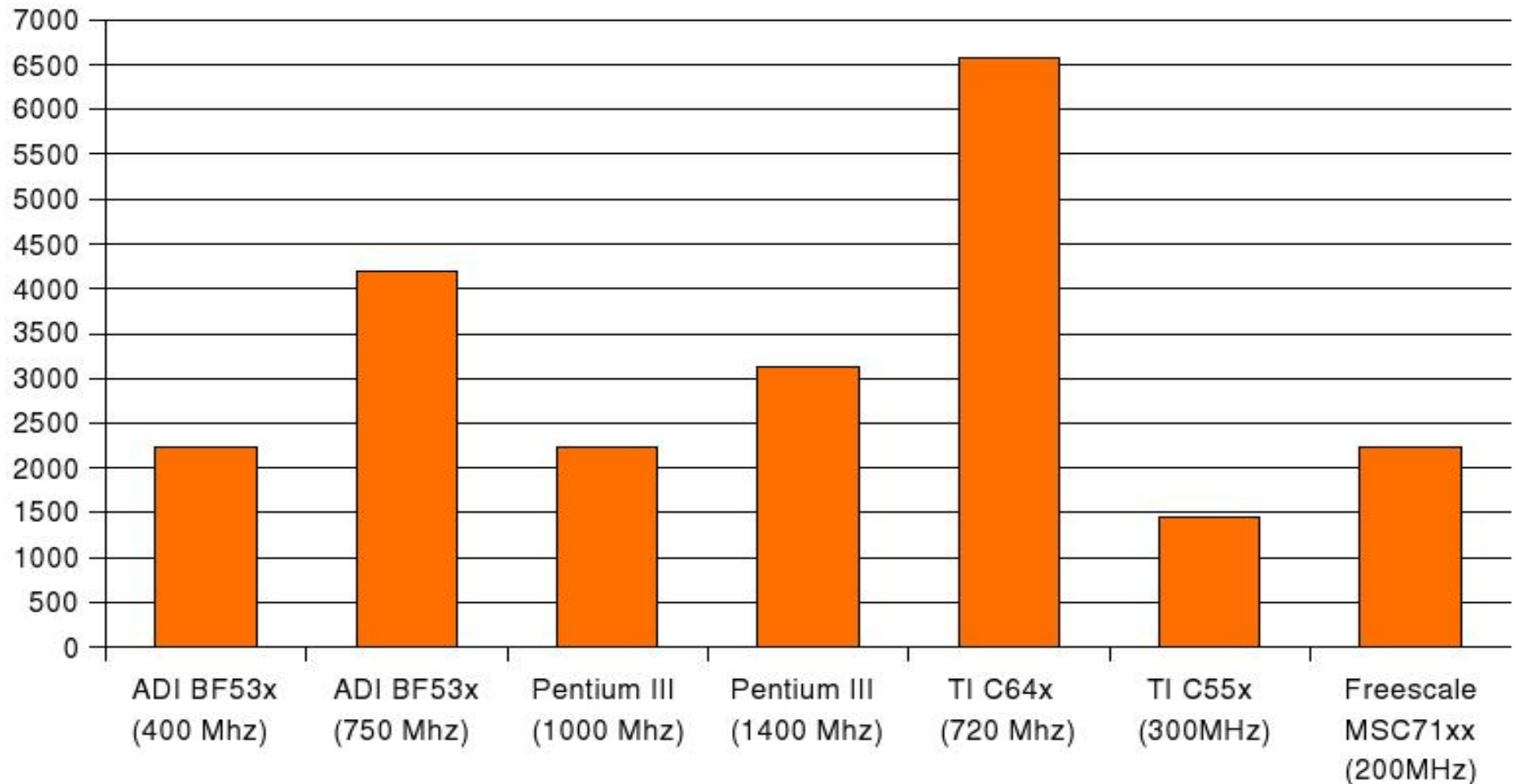
- vielfältig, abhängig von Prozessortyp
 - Parallel Peripheral Interface (PPI)
 - Serial Ports (SPORTs)
 - Serial Peripheral Interface (SPI)
 - General-Purpose Timers
 - Universal Asynchronous Receiver Transmitter (UART)
 - Real Time Clock (RTC)
 - Watchdog Timer
 - General-Purpose I/O (programmable flags)

System-Kontroll-Block

- steuern den Prozessor und dessen Verhalten
 - Prozessorspannung
 - Energieoptionen
 - Interrupthandling
 - DMA
- JTAG-Interface (Joint Test Action Group)
 - Schnittstelle zum Debuggen

Leistungsvergleiche

BDTImark2000-Ergebnisse



Leistungsvergleiche

- es gibt leistungsfähigere DSPs
 - aber meist teurer
 - Blackfin ca. 5 - 40 US-Dollar
 - TI C64x ca. 189 US-Dollar
- Vergleich mit GPP nicht immer aussagekräftig
 - andere Designziele
 - BDTImark2000 ist für DSPs entwickelt

Fazit

- Blackfin-Prozessor verbindet viele gute Eigenschaften
- auch als vollwertiger MCU einsetzbar
- ADSP-BF5xx Familie bietet weites Spektrum
 - Leistung
 - Peripherie
- Viele Entwicklungstools vorhanden
 - Compiler, Assembler, Linker
 - Emulatoren
 - komplette Entwicklungsumgebungen

Zusammenfassung

- Verschiedene Anforderungen an Prozessoren
- Datenverarbeitung
- mathematische Berechnungen
- DSPs haben viele spezielle Eigenschaften
 - für mathematische Berechnungen
 - für generelle Geschwindigkeitssteigerung
- Blackfins haben diese Eigenschaften eingebaut
 - ist Digitaler Signalprozessor
 - aber auch vollwertiger Mikrocontroller

Noch Fragen ?