

---

## 7 Übungsaufgabe #7: Mehrprozessorfähiger Scheduler - Teil 2

In Aufgabe 6 wurde die Synchronisation der globalen Bereitliste durch gegenseitigen Ausschluss (Spinlocks) bewerkstelligt. In Aufgabe 7 soll die Bereitliste nun mit nicht-blockierender Synchronisation geschützt werden, um die Skalierbarkeit des Gesamtsystems zu verbessern.

### 7.1 Nichtblockierende Synchronisation

In der Vorlesung am 12.7.2010 wurde eine nicht-blockierend synchronisierte FIFO-Liste besprochen. Diese soll als zweite Variante der Bereitliste genutzt werden. Die Liste benötigt eine architekturspezifische CAS (Compare and Swap) Operation.

### 7.2 ABA-Problem

Die in der Vorlesung vorgestellte FIFO-Liste ist für das ABA-Problem anfällig. Sollte dies im Scheduler auftreten, soll die Bereitliste durch den Einsatz eines Generationszählers (wie bei dem in der Vorlesung vorgestellten Wartestapel) verbessert werden.

#### Aufgaben:

- Implementierung der in der Vorlesung vorgestellten NBS FIFO-Liste als Bereitliste
- Auftreten des ABA-Problems überprüfen und evtl. durch Einführung eines Generationszählers (*wheel*) vermeiden
- Einbauen der nicht-blockierend synchronisierten Bereitliste als zusätzliche Variante in den Scheduler

#### Hinweise:

- Die CAS-Operation lässt sich auf x86 PCs auf den `cmpxchg`-Assemblerbefehl abbilden.

### 7.3 Abgabe: am 22.07.2010