

Systemprogrammierung

Speicherverwaltung: Adressraumkonzepte

Wolfgang Schröder-Preikschat

Lehrstuhl Informatik 4

28. Juni 2011

Gliederung

- 1 Grundlagen
 - Fragmente
 - Zuteilungseinheiten
 - Strategien
- 2 Adressräume
 - Überblick
 - Physikalischer Adressraum
 - Logischer Adressraum
 - Virtueller Adressraum
- 3 Zusammenfassung

Herangehensweisen zur Verwaltung des Arbeitsspeichers

Fest abgesteckte oder ausdehn-/zusammenziehbare Gebiete für jedes Programm

- statisch**
 - **Arbeitsspeichergebiete** maximaler, fester Größe
 - je eins pro Prozessadressraum inkl. dem Betriebssystem
 - innerhalb der Gebiete ist Speicher dynamisch zuteilbar
 - Gefahr von Leistungsbegrenzung/-verluste, z.B.:
 - Brache eines Gebiets in anderen Gebieten nicht nutzbar
 - kleine E/A-Bandbreite mangels Puffer im Gebiet des BS
 - erhöhte Wartezeit von Prozessen wegen zu kl. Puffern
- dynamisch**
 - **Arbeitsspeicherfragmente** variabler Größe
 - ggf. mehrere pro Prozessadressraum inkl. Betriebssystem
 - das Betriebssystem ermittelt freie Bereiche und teilt sie zu
 - Zusammenspiel Laufzeit- und Betriebssystem
 - d.h., von `malloc(3)` und z.B. `brk(2)`

Fragment: „Bruchstück“ eines (log./virt.) Prozessadressraums

- ein im Arbeitsspeicher abzulegendes Teil von Programmtext/-daten
- die Zuteilungseinheiten können in beiden Weisen gleich ausgelegt sein

Hardwarevorgaben und Verschnitt

Zuteilungseinheiten als Vielfaches von Bytes oder Seitenrahmen

Aufbau und Struktur der zuteilungsfähigen Fragmente im Arbeitsspeicher unterscheidet sich je nach zu Grunde liegender **Adressraumausprägung**

- Seitennummerierung**
 - Fragment \mapsto **Vielfaches von Seitenrahmen**
 - ggf. wird mehr Speicher als benötigt zugeteilt
 - **interne Fragmentierung** des Seitenrahmens
- Segmentierung**
 - Fragment \mapsto **Vielfaches von Bytes** \leadsto Segment
 - ggf. ist ein passendes Stück nicht verfügbar
 - **externe Fragmentierung** des Arbeitsspeichers

Verschnitt (als Folge in/externer Fragmentierung) zu **optimieren**, ist eine der zentralen Aufgaben der Speicherverwaltung

anfallender Rest bei der Speicherzuteilung allgemein

- „Abfall“ im Falle interner Fragmentierung
- „Hohlräume“ im Falle externer Fragmentierung

Politiken bei der Speicherverwaltung

Speicherzuteilungsverfahren obligatorisch

Platzierungsstrategie (engl. *placement policy*)

- **wohin** im Arbeitsspeicher ist ein Fragment abzulegen?
 - dorthin, wo der Verschnitt am kleinsten/größten ist?
 - oder ist es egal, weil Verschnitt zweitrangig ist?

Speichervirtualisierung optional

Ladestrategie (engl. *fetch policy*)

- **wann** ist ein Fragment in den Arbeitsspeicher zu laden?
 - im Moment der Anforderung durch einen Prozess?
 - oder im Voraus, auf Grund von Vorwissen oder Schätzungen?

Ersetzungsstrategie (engl. *replacement policy*)

- **welches** Fragment ist ggf. aus den Arbeitsspeicher zu verdrängen?
 - das älteste, am seltensten genutzte oder am längsten ungenutzte?

Grundlagen der Rechnerarchitektur, 2. Semester

Ergänzung, Verfeinerung bzw. Vertiefung von GRA



- Kap. 5 Schnittstelle zum Betriebssystem [1], speziell. . .
 - ✓ Speicherverwaltung
 - ✓ Paging
 - ✓ Segmentierung

... beleuchtet im Kontext der Maschinenprogrammebene, genauer:

- Artefakte der Hardware
- Abstraktion durch ein Betriebssystem

Gliederung

- 1 Grundlagen
 - Fragmente
 - Zuteilungseinheiten
 - Strategien
- 2 Adressräume
 - Überblick
 - Physikalischer Adressraum
 - Logischer Adressraum
 - Virtueller Adressraum
- 3 Zusammenfassung

Betriebssystemansicht von Adressraumarten

physikalischer Adressraum

- **nicht linear** adressierbarer E/A- und Speicherbereich, dessen Größe der Adressbreite der CPU entspricht
 - 2^N Bytes, bei einer Adressbreite von N Bits
 - von Lücken durchzogen \leadsto **ungültige Adressen**

logischer Adressraum

- **linear** adressierbarer Speicherbereich von 2^M Bytes bei einer Adressbreite von N Bits
 - $M = N$ z.B. im Fall einer *Harvard-Architektur*¹
 - $M < N$ sonst

virtueller Adressraum

- logischer Adressraum, der 2^K Bytes umfasst
 - $K > N$ bei Speicherbankumschaltung, Überlagerungstechnik
 - $K \leq N$ sonst

¹Getrennter Programm-, Daten- und E/A-Adressraum.

Beispiel einer Adressraumorganisation

Adressenbelegung (engl. *address assignment*)

Adressbereich	Größe (KB)	Verwendung
00000000–0009ffff	640	RAM (System)
000a0000–000bffff	128	Video RAM
000c0000–000c7fff	32	BIOS Video RAM
000c8000–000dffff	96	keine
000e0000–000effff	64	BIOS Video RAM (<i>shadow</i>)
000f0000–000fffff	64	BIOS RAM (<i>shadow</i>)
00100000–090fffff	147456	RAM (Erweiterung)
09100000–fffdffff	4045696	keine
fffe0000–fffeffff	64	SM-RAM (<i>system management</i>)
ffff0000–ffffffffff	64	BIOS ROM

Toshiba Tecra 730CDT, 1996

Ungültige Adressen

Zugriff ~ **Busfehler** (engl. *bus error*)

Adressbereich	Größe (KB)	Verwendung
00000000–0009ffff	640	RAM (System)
000a0000–000bffff	128	Video RAM
000c0000–000c7fff	32	BIOS Video RAM
000c8000–000dffff	96	keine
000e0000–000effff	64	BIOS Video RAM (<i>shadow</i>)
000f0000–000fffff	64	BIOS RAM (<i>shadow</i>)
00100000–090fffff	147456	RAM (Erweiterung)
09100000–fffdffff	4045696	keine
fffe0000–fffeffff	64	SM-RAM (<i>system management</i>)
ffff0000–ffffffffff	64	BIOS ROM

Toshiba Tecra 730CDT, 1996

Reservierte Adressen

Zugriff ~ **Schutzfehler** (engl. *protection fault*)

Adressbereich	Größe (KB)	Verwendung
00000000–0009ffff	640	RAM (System)
000a0000–000bffff	128	Video RAM
000c0000–000c7fff	32	BIOS Video RAM
000c8000–000dffff	96	keine
000e0000–000effff	64	BIOS Video RAM (<i>shadow</i>)
000f0000–000fffff	64	BIOS RAM (<i>shadow</i>)
00100000–090fffff	147456	RAM (Erweiterung)
09100000–fffdffff	4045696	keine
fffe0000–fffeffff	64	SM-RAM (<i>system management</i>)
ffff0000–ffffffffff	64	BIOS ROM

Toshiba Tecra 730CDT, 1996

Freie Adressen

Hauptspeicher (engl. *main memory*)

Adressbereich	Größe (KB)	Verwendung
00000000–0009ffff	640	RAM (System)
000a0000–000bffff	128	Video RAM
000c0000–000c7fff	32	BIOS Video RAM
000c8000–000dffff	96	keine
000e0000–000effff	64	BIOS Video RAM (<i>shadow</i>)
000f0000–000fffff	64	BIOS RAM (<i>shadow</i>)
00100000–090fffff	147456	RAM (Erweiterung)
09100000–fffdffff	4045696	keine
fffe0000–fffeffff	64	SM-RAM (<i>system management</i>)
ffff0000–ffffffffff	64	BIOS ROM

Toshiba Tecra 730CDT, 1996

Segmentierung durch die Maschinenprogrammebene

Logische Unterteilung von Prozessadressräumen

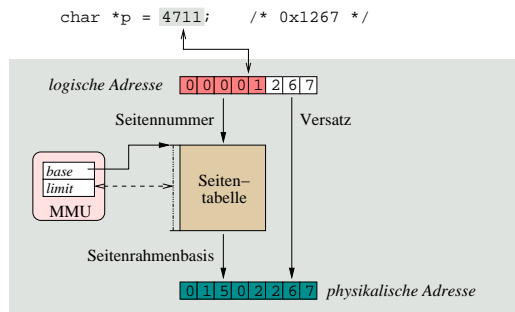
- Ebene₄-Programme sind in (mind.) zwei Segmente logisch aufgeteilt:
 - Text** • Maschinenanweisungen, Programmkonstanten
 - Daten** • initialisierte Daten, globale Variablen, Halde
- Ebene₃-Programme kennen (mind.) ein weiteres Segment:
 - Stapel** • lokale Variablen, Hilfsvariablen, aktuelle Parameter

Betriebssysteme verwalten diese Segmente im phys. Adressraum

- ggf. mit Hilfe einer MMU (engl. *memory management unit*)
 - Hardware, die nur logische in physikalische Adressen umsetzt
 - für die Verwaltung des Speichers ist das Betriebssystem verantwortlich
- die MMU legt eine **Organisationsstruktur** auf den phys. Adressraum
 - sie unterteilt ihn in Seiten fester oder Segmente variabler Länge

Adressumsetzung: seitenorientiert

Seitennumerierter Adressraum (engl. *paged address space*)



- **Seitennummer** ist Index in **Seitentabelle**
 - pro Prozess
 - dimensioniert durch die MMU
- **ungültiger Index** führt zum **Trap**

- die indizierte Adressierung (der MMU) liefert einen **Seitendeskriptor**
 - enthält die **Seitenrahmennummer**, die die Seitennummer ersetzt
 - entspricht der **Basisadresse des Seitenrahmens** im phys. Adressraum
- setzen der Basis-/Längenregister der MMU \leadsto Adressraumwechsel

Ausprägungen von Prozessadressräumen

Seitennumerierter oder segmentierter Adressraum

eindimensional in **Seiten** aufgeteilt (engl. *paged*)

- eine Programmadresse A_P bildet ein Tupel (p, o) :

$$p = A_P \text{ div } 2^N \leadsto \text{Seitennummer (engl. page number)}$$

$$o = A_P \text{ mod } 2^N \leadsto \text{Versatz (engl. byte offset)}$$

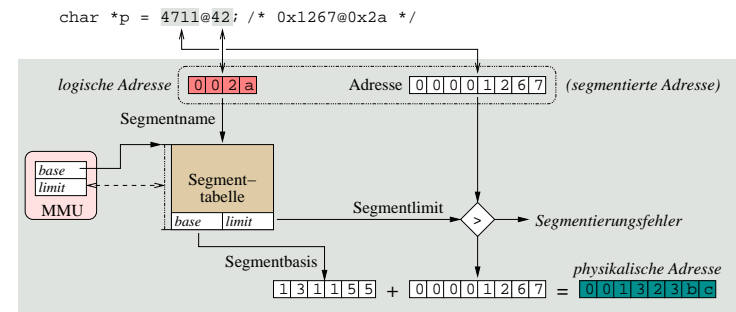
- mit 2^N gleich der Seitengröße (engl. *page size*) in Bytes
- Seite \mapsto **Seitenrahmen** (auch: Kachel) des phys. Adressraums

zweidimensional in **Segmente** aufgeteilt (engl. *segmented*)

- eine Programmadresse A_S bildet ein Paar (S, A)
 - mit der Adresse A relativ zu Segment(name/nummer) S
 - bei seitennumerierten Segmenten wird A als A_P interpretiert
- Segment \mapsto Folge von Bytes/Seitenrahmen des phys. Adressraums

Adressumsetzung: explizit segmentorientiert

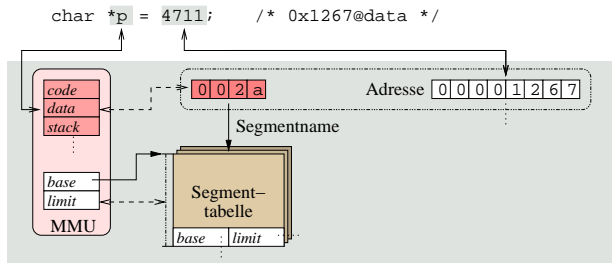
Segmentierter Adressraum (engl. *segmented address space*)



- **Segmentname** ist Index in die **Segmenttabelle** eines Prozesses
 - dimensioniert durch die MMU, **ungültiger Index** führt zum **Trap**
- indizierte Adressierung (der MMU) ergibt den **Segmentdeskriptor**
 - enthält **Basisadresse** und **Länge** des Segments (engl. *base/limit*)
 - $address_{phys} = address > limit ? (Trap, 0) : base + address$

Adressumsetzung: implizit segmentorientiert

Segmentregister bzw. Segmentselektor (engl. *segment selector*)



- je nach Art des Speicherzugriffs selektiert die MMU implizit das passende Segment

Befehlsabruf (engl. *instruction fetch*) → code ☺

Operandenabruf (engl. *operand fetch*) aus Text-, Daten-, Stapelsegment

- Direktwerte → code ☺
- globale/lokale Daten → data ≡ stack ☹

- Programme können weiterhin 1-dimensionale log. Adressen verwenden

Seiten- bzw. Segmentdeskriptor

Abbildung steuernder Verbund

Adressumsetzung basiert auf **Deskriptoren** der MMU, die für jede Seite/Segment eines Prozesses Relokations- und Zugriffsdaten verwalten

- die **Basisadresse** des Seitenrahmens/Segments im phys. Adressraum
- die **Zugriffsrechte** des Prozesses
 - lesen (*read*), schreiben (*write*), ggf. ausführen (*execute*)

Segmente sind (im Geg. zu Seiten) von variabler, dynamischer Größe und benötigen daher zusätzliche Verwaltungsdaten ~ **Segmentdeskriptor**

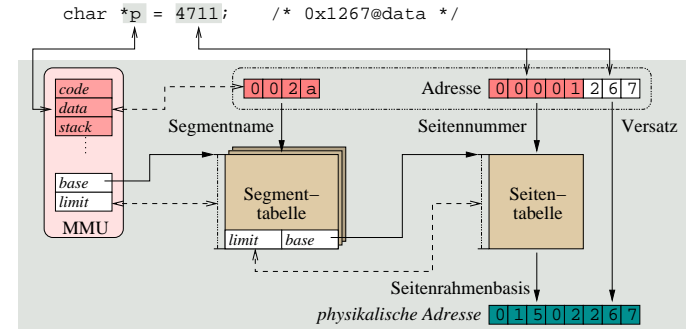
- die **Segmentlänge**, um Segmentverletzungen abfangen zu können
 - Basis-/Längenregister ⊂ Segmentdeskriptor
- die **Expansionsrichtung**: Halde „*bottom-up*“, Stapel „*top-down*“

Deskriptorprogrammierung erfolgt zur **Programmlade- und -laufzeit**

- bei Erzeugung/Zerstörung schwer- und leichtgewichtiger Prozesse
- bei Anforderung/Freigabe von Arbeitsspeicher

Adressumsetzung: implizit segment- und seitenorientiert

Segmentierter seitennumerierter Adressraum (engl. *page-segmented address space*)



- x86

- Reihenschaltung** von zwei Adressumsetzungseinheiten der MMU:
 - Segmenteinheit** löst eine segmentierte Adresse auf
 - adressiert und begrenzt die Seitentabelle
 - Seiteneinheit** generiert die physikalische Adresse
- jeder Prozess hat (mind.) eine Segment- und eine Seitentabelle

Seiten- bzw. Segmenttabelle

Adressraum beschreibende Datenstruktur

Deskriptoren des Adressraums eines Prozesses sind in einer **Tabelle im Arbeitsspeicher** zusammengefasst

- die **Arbeitsmenge** (engl. *working set*) von Deskriptoren eines Prozesses wird im Zwischenspeicher (engl. *cache*) gehalten
 - TLB (engl. *translation lookaside buffer*) der MMU
- Adressraumwechsel als Folge eines Prozesswechsels bedeutet:
 - zerstören der Arbeitsmenge (TLB „*flush*“; teuer, schwergewichtig)
 - Tabellenwechsel (Zeiger umsetzen; billig, federgewichtig)

Basis-/Längenregister (engl. *base/limit register*)

- beschreibt eine Tabelle und damit exakt einen Prozessadressraum
- bei der Adressumsetzung wird eine **Indexprüfung** durchgeführt:
 - $descriptor = index \leq limit ? \&base[index] : (Trap, 0)$
 - wobei *index* die Seitennummer/den Segmentnamen repräsentiert

Seitenfehler: Aufwandsabschätzung von Einzelzugriffen

Nichtfunktionale Programmeigenschaften

effektive Zugriffszeit (*effective access time, eat*) auf den Hauptspeicher

- hängt stark ab von der **Seitenfehlerwahrscheinlichkeit** (p) und verhält sich direkt proportional zur **Seitenfehlerrate**:

$$eat = (1 - p) \cdot pat + p \cdot pft, 0 \leq p \leq 1$$

- angenommen, folgende Systemparameter sind gegeben:
 - 50 ns Zugriffszeit auf den RAM (*physical access time, pat*)
 - 10 ms mittlere Zugriffszeit auf eine Festplatte (*page fault time, pft*)
 - 1 % Wahrscheinlichkeit eines Seitenfehlers ($p = 0,01$)
- dann ergibt sich:

$$eat = 0,99 \cdot 50 \text{ ns} + 0,01 \cdot 10 \text{ ms} = 49,5 \text{ ns} + 10^5 \text{ ns} \approx 0,1 \text{ ms}$$

- Einzelzugriffe sind im Ausnahmefall um den Faktor 2000 langsamer

Seitenüberlagerung „*Considered Harmful*“

Pro und Contra

Virtuelle Adressräume sind ...

vorteilhaft wenn übergroße bzw. gleichzeitig mehrere Programme in Betracht zu knappen Hauptspeichers auszuführen sind

ernüchternd wenn der eben durch die Virtualisierung bedingte Mehraufwand zu berücksichtigen ist und sich für ein gegebenes Anwendungsszenario als problematisch bis unakzeptabel erweisen sollte

Seitenfehler sind ...

- nicht wirklich transparent, wenn zeitliche Aspekte relevant sind
 - z.B. im Fall von Echtzeitverarbeitung oder Hochleistungsrechnen
- erst zur Laufzeit ggf. entstehende nichtfunktionale Eigenschaften

Seitenfehler: Aufwandsabschätzung bei Folgezugriffen

Seitenfehler sind nicht wirklich transparent

mittlere Zugriffszeit (*mean access time, mat*) auf den Hauptspeicher

- hängt stark ab von der effektiven **Seitenzugriffszeit** und der **Seitengröße** (in Bytes pro Seite bzw. Seitenrahmen):

$$mat = (eat + (sizeof(page) - 1) \cdot pat) / pat$$

- angenommen, folgende Systemparameter sind gegeben:
 - Seitengröße von 4 096 Bytes (4 KB)
 - 50 ns Zugriffszeit (pat) auf ein Byte im RAM
 - effektive Zugriffszeit (eat) wie eben berechnet bzw. abgeschätzt
- dann ergibt sich:

$$mat = (eat + 4 095 \cdot 50 \text{ ns}) / 50 \text{ ns} = 6 095,99 \text{ ns} \approx 6 \mu\text{s}$$

- Folgezugriffe sind im Ausnahmefall um den Faktor 122 langsamer

Gliederung

- Grundlagen
 - Fragmente
 - Zuteilungseinheiten
 - Strategien
- Adressräume
 - Überblick
 - Physikalischer Adressraum
 - Logischer Adressraum
 - Virtueller Adressraum
- Zusammenfassung

Adressräume

Ebenen der Abstraktion

- der **physikalische Adressraum** enthält gültige & ungültige Adressen
 - **ungültige Adressen**
 - Zugriff führt zum Busfehler
 - **gültige Adressen**
 - Zugriff gelingt, ist jedoch zu bedenken...
 - reservierte Adressbereiche \leadsto Schutz
- der **logische Adressraum** enthält gültige Adressen
 - **Zugriffsrechte** der Prozesse stecken **Gültigkeitsbereiche** ab
 - Zugriff auf reservierte Adressen führt ggf. zum Schutzfehler
 - Prozesse sind in ihrem Programmadressraum abgeschottet, isoliert
 - Zugriff auf „fremde“ freie Adressen führt zum Schutzfehler
- der **virtuelle Adressraum** enthält „flüchtige Adressen“
 - die **Bindung** der Adressen zu den Speicherzellen ist nicht fest
 - sie variiert phasenweise zwischen Vorder- und Hintergrundspeicher

Resümee

- **Arbeitsspeicherverwaltung** ist (a) statisch oder (b) dynamisch
 - (a) Arbeitsspeichergebiete maximaler, fester Größe
 - (b) Arbeitsspeicherfragmente variabler Größe
 - dabei sind **Fragmente** Teile eines (log./virt.) Prozessadressraums
 - die im Arbeitsspeicher zu platzierenden Teile von Programmtext/-daten
 - für die freier Platz, sog. **Löcher**, im Arbeitsspeicher zu finden ist
 - **Prozessadressräume** sind (a) physikalisch, (b) logisch, (c) virtuell
 - (a) lückenhafter, wirklicher Hauptspeicher
 - (b) lückenloser, wirklicher Hauptspeicher
 - (c) lückenloser, scheinbarer Hauptspeicher
- Arbeitsspeicher liegt im Vordergrund (a, b) bzw. Hintergrund (c)

Politiken der Speicherverwaltung

- Platzierungsstrategie • **wohin** ist ein Fragment abzulegen?
- Ladestrategie • **wann** ist ein Fragment zu laden?
- Ersetzungsstrategie • **welches** Fragment ist ggf. zu verdrängen?

Adressraumdeskriptoren

Seitennumerierte und segmentierte Adressräume

Abbildung steuernde **Verbunde** zur Erfassung einzelner Adressraumteile

- speichern Attribute von **Seiten** oder **Segmente**
 - d.h., Relokations- und Zugriffsdaten, Zugriffsrechte
- bilden Seiten fester Größe auf gleichgroße Seitenrahmen ab
 - seitennumerierter Adressraum
- bilden Segmente variabler Größe auf Byte- oder Seitenfolgen ab
 - segmentierter und ggf. seitennumerierter Adressraum

Abbildungstabellen fassen Deskriptoren (eines Adressraums) zusammen

- die Tabellen liegen im Arbeitsspeicher des Betriebssystems
 - der dafür erforderliche Speicherbedarf kann beträchtlich sein
- im TLB sind **Arbeitsmengen** von Deskriptoren zwischengespeichert
 - ein **Cache** der MMU, ohne dem **Adressumsetzung** ineffizient ist

Zugriffsfehler sind intransparente, nicht-funktionale Eigenschaften

Literaturverzeichnis

- [1] FEY, D. :
Grundlagen der Rechnerarchitektur und -organisation.
<http://www3.informatik.uni-erlangen.de/Lehre/GRa/>, jährlich. –
 Vorlesungsfolien