

Betriebssysteme (BS)

VL 1 – Einführung

Daniel Lohmann

Lehrstuhl für Informatik 4
Verteilte Systeme und Betriebssysteme

Friedrich-Alexander-Universität
Erlangen Nürnberg

WS 09 – 21. Oktober 2009



http://www4.informatik.uni-erlangen.de/Lehre/WS09/V_BS

Vorwort

Die Lehrveranstaltung ist grundsätzlich für alle Studiengänge offen. Sie verlangt allerdings gewisse Vorkenntnisse. Diese müssen nicht durch Teilnahme an den Lehrveranstaltungen von I4 erworben worden sein.



dl Betriebssysteme (VL 1 | WS 09) Lehrveranstaltungskonzept – Einordnung

1–2

Lernziele

- **Vertiefen** des Wissens über die interne Funktionsweise von Betriebssystemen
 - Ausgangspunkt: Systemprogrammierung
 - Schwerpunkt: Nebenläufigkeit und Synchronisation
- **Entwickeln** eines Betriebssystems *von der Pike auf*
 - OOSTuBS / MPSTuBS (neu!) Lehrbetriebssysteme
 - **Praktische** Erfahrungen im Betriebssystembau machen
- **Verstehen** der technologischen Hardware-Grundlagen
 - PC-Technologie verstehen und einschätzen können
 - Schwerpunkt: Intel x86 / IA-32



dl Betriebssysteme (VL 1 | WS 09) Lehrveranstaltungskonzept – Einordnung

1–3

Voraussetzungen

- Rechnerarchitektur, **Systemprogrammierung**
- C / **C++**, Assembler (x86)
- Ein gewisses Maß an **Durchhaltevermögen**
- Freude an systemnaher und **hardwarenaher Programmierung**

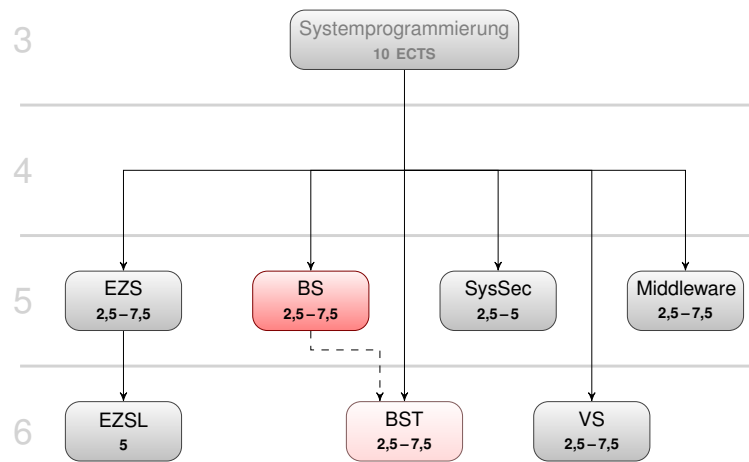
Wir arbeiten auf der “nackten Maschine” (*bare metal*)!

Die meisten sind überrascht, wie viel Spaß das macht :-)



dl Betriebssysteme (VL 1 | WS 09) Lehrveranstaltungskonzept – Einordnung

1–4



VL – Vorlesung 2,5

Vorstellung und detaillierte Behandlung des Lehrstoffs

+

Ü – Übung 2,5

- Übung **OOSTuBS**
- 6 – 7 Übungsaufgaben
- Abnahme alle 14 Tage

oder

EÜ – Erweiterte Übung 5

- Übung **MPStuBS**
- erweiterte Aufgaben
- Rechnerübung “Pflicht”

+

RÜ – Rechnerübung 0

- **Betreutes** Arbeiten am Rechner
- Hilfe zu OOSTuBS und **MPStuBS**

Verwendbarkeit, Scheinerwerb und Modulnote

Wahlpflichtmodul (Bachelor/Master) der Vertiefungsrichtung

Verteilte Systeme und Betriebssysteme

- eigenständig (nur BS) VL + Ü oder VL + EÜ
- mit weiteren Veranstaltungen VL oder VL + Ü oder VL + EÜ

Studien- und Prüfungsleistungen

- Bachelor benoteter Schein
- Master Prüfungsleistung

erworben durch

- erfolgreiche Teilnahme an den Übungen
- erfolgreiche Bearbeitung aller Übungsaufgaben
- 30 min. mündliche Prüfung

Berechnung der Modulnote

- Note der mündlichen Prüfung + “Übungsbonus” in Zweifelsfällen

Übungsbetrieb

Übung (0.031, Abgaben in 01.155-N)

- Zwei Termine zur Auswahl
 - Montag, 12:15 – 13:45 oder Dienstag, 10:15 – 11:45
- Übungsaufgaben sind bevorzugt in Gruppen zu bearbeiten
 - 2er-Gruppe ~ Aufgabe 7 ist **freiwillig**
 - 3er-Gruppe ~ Aufgabe 7 ist **verpflichtend**
- Anmeldung über **WAFFEL** (URL siehe Webseite)
 - Freischaltung erfolgt nach der Vorlesung, heute im Tagesverlauf

Rechnerübung (01.155-N)

- Zwei Termine zur Auswahl
 - Dienstag, 12:15 – 13:45 oder Mittwoch, 12:15 – 13:45
- Betreuer können auch jederzeit direkt angesprochen werden

Terminübersicht Wintersemester 2009/2010

KW	Mo 12-14	Di 10-12	Di 12-14	Mi 10-12	Mi 12-14	Raum
19.10.				VL ₁		KS II
26.10.	Ü ₀	Ü ₀		VL ₂		0.031
02.11.	Ü ₁	Ü ₁	RÜ	VL ₃	RÜ	01.155-N
09.11.	Ü ₂	Ü ₂	RÜ	VL ₄	RÜ	
16.11.	A ₁	A ₁	RÜ	VL ₅	RÜ	01.155-N
23.11.	Ü ₃	Ü ₃	RÜ	VL ₆	RÜ	
30.11.	A ₂	A ₂	RÜ	VL ₇	RÜ	
07.12.	Ü ₄	Ü ₄	RÜ	VL ₈	RÜ	
14.12.	Ü ₅	Ü ₅	A ₃	VL ₉	A ₃	
21.12.	RÜ	RÜ				
11.01.	A ₄	A ₄	RÜ	VL ₁₀	RÜ	
18.01.	Ü ₆	Ü ₆	RÜ	VL ₁₁	RÜ	
25.01.	A ₅	A ₅	RÜ	VL ₁₂	RÜ	
01.02.	Ü ₇	Ü ₇	RÜ	VL ₁₃	RÜ	
08.02.	A ₆	A ₆		VL ₁₄		

Dozenten und Übungsleiter

Vorlesung



Daniel Lohmann



Wolfgang Schröder-Preikschat

Übung



Benjamin Oechslein



Daniel Lohmann

Rechnerübung

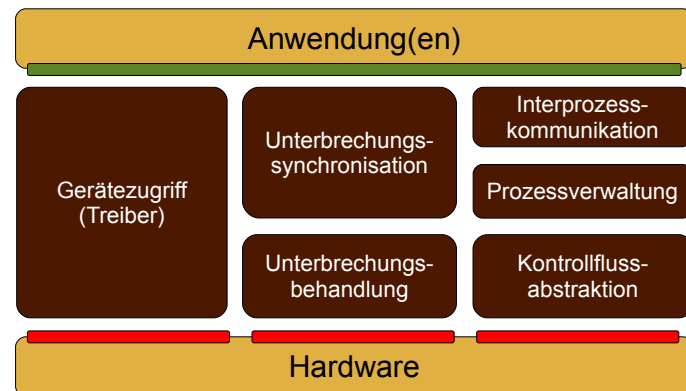


Benjamin Oechslein



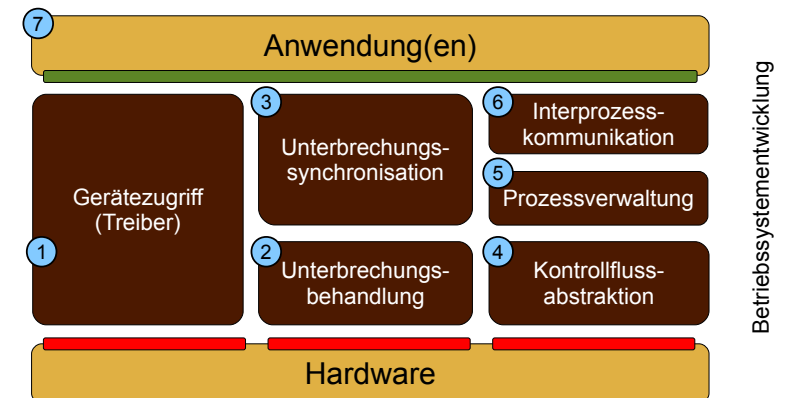
Dirk Wischermann

Aufbau eines Betriebssystems



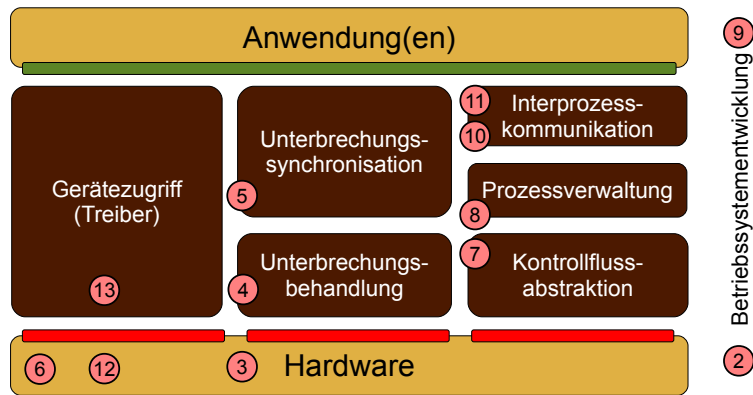
Themenübersicht Übung

Am Beispiel von: OOSTuBS, MPStuBS



Themenübersicht Vorlesung

Am Beispiel von: x86, MC68k, TriCore; Windows, Linux



Verzahnung von Vorlesung und Übungsaufgaben

KW

19.10.	VL ₁ Einführung	
26.10.	VL ₂ BS-Entwicklung	Ü ₀ Einführung
02.11.	VL ₃ IRQs (Hardware)	Ü ₁ Ein-/Ausgabe
09.11.	VL ₄ IRQs (Software)	Ü ₂ IRQ-Behandlung
16.11.	VL ₅ IRQs (Synchronisation)	
23.11.	VL ₆ Intel IA-32	Ü ₃ IRQ-Synchronisation
30.11.	VL ₇ Koroutinen und Fäden	
07.12.	VL ₈ Scheduling	Ü ₄ Fadenumschaltung
14.12.	VL ₉ BS-Architekturen	Ü ₅ Zeitscheiben-Scheduling
11.01.	VL ₁₀ Fadensynchronisation	
18.01.	VL ₁₁ IPC	Ü ₆ Fadensynchronisation
25.01.	VL ₁₂ PC Bussysteme	
01.02.	VL ₁₃ Gerätetreiber	Ü ₇ "Eine Anwendung" (opt.)
08.02.	VL ₁₄ Ausblick	

VL₂ Betriebssystementwicklung (oft ein harter Kampf!)

■ Erste Schritte

Wie bringt man sein System auf die Zielhardware?

- Übersetzen und Linken für "nakte Hardware"
- Bootvorgang

■ Testen und Fehlersuche

Was tun, wenn das System nicht reagiert?

- "printf"-Debugging
- Simulatoren
- Debugger
- Remote debugging
- Hardwareunterstützung



VL₃₋₄ Programmunterbrechungen

■ im Prinzip

- Unterbrechungen, *Traps* und Ausnahmen
- Vektortabellen
- geschachtelte Unterbrechungen
- *spurious interrupts*

■ beim PC

- CPU und APIC
- Unterbrechungen in Multiprozessorsystemen

■ Behandlung im Betriebssystem

- Kopplungsfunktion
- Zustandssicherung

VL₅ Unterbrechungssynchronisation

- Zusammenspiel zwischen Unterbrechungsbehandlung und “normalem” Kontrollfluss
 - Ursache und Problem
 - Kontrollflussebenenmodell
- Hardware-Mechanismen zur “harten Synchronisation”
 - `cli` und `sti`
 - Unterbrechungsebenen
- Software-Mechanismen zur “weichen Synchronisation”
 - Pro-/Epilogmodell und Varianten
 - Unterbrechungstransparente Algorithmen



VL₆ Das Intel IA-32 Programmiermodell

- Die Entwicklung der x86 CPU-Familie
 - vom 8086 bis zum Core i7
- Relikte und Eigenarten (*quirks*)
 - *Real Mode*
 - *A20 Gate*
- Neuerungen des *Protected Mode*
 - Ringe und Schutzmodell
 - *Task*-Modell
- Hardwarevirtualisierung



VL₇ Programmfäden

- Realisierung von Programmfäden
 - beim MC68k, Infineon TriCore, Intel x86
 - Fortsetzungen und Koroutinen als Basis
 - Implementierung des Kontextwechsels
- Fadenmodelle
 - leicht vs. schwer vs. federgewichtig vs. ...
 - Umsetzung in einer Systemfamilie



VL₈ Ablaufplanung

- Kurze Wiederholung und Vertiefung
 - Grundprinzipien
 - Klassifikation
 - neue Strategien
- Beispiele aus der Praxis
 - Windows
 - Linux
 - Scheduling auf Multiprozessor-Systemen
- Herausforderungen beim Betriebssystembau
 - Zusammenspiel Ablaufplanung $\Rightarrow$ Unterbrechungssynchronisation



VL₉ Architekturen

- Wie organisiert man ein Betriebssystem: Architekturmodelle
 - Bibliotheken
 - Monolithen
 - Mikrokerne
 - Exokerne
 - Hypervisor
- Geschichte: Revolutionen, Religionen . . . und die Realität
 - Bewertungskriterien
 - Erfolgs- und Misserfolgsgeschichten
- Beispiele aus der Praxis
 - OS360, Unix, Linux, L4, Windows
 - exoKernel, xen, vmware
 - . . .



VL₁₀ Fadensynchronisation

- Grundsätzliches
 - Voraussetzungen
 - aktives und passives Warten
- Synchronisationsprimitiven
 - *Mutex*, *Semaphore* und *Condition*
 - aus der Sicht des BS-Entwicklers
- spezielle Probleme
 - Wechselwirkung Synchronisation $\rightleftharpoons$ Ablaufplanung
 - Fortschrittsgarantie und Verklemmung
- Beispiele aus der Praxis
 - Synchronisationsprimitiven in Windows



VL₁₁ Interprozesskommunikation (IPC)

- Grundsätzliches
 - Wechselwirkung $\rightleftharpoons$ Synchronisation
 - implizite und explizite Synchronisation
- Abstraktionen jenseits von *Semaphore*
 - gemeinsamer und verteilter Speicher
 - Fern- und Nahaufrufe
- Dualität nachrichtenbasierter und prozeduraler Systeme
 - konkrete Beispiele
 - Mikrokern $\rightleftharpoons$ Monolith



VL₁₂ PC-Bussysteme

- Herkunft und Architektur
 - ISA und die Folgen
 - Programmiermodell
- Lokale Bussysteme
 - PCI und PCI Express
 - AGP
 - InfiniBand und HyperTransport
 - . . .
- E/A-Bussysteme
 - USB, Firewire
 - SCSI, SATA
 - . . .



- Treiber und ihre Bedeutung
 - Vielfalt von Geräten
 - Probleme
- Komponentenmodell für Treiber
 - Struktur eines E/A-Systems
 - Treiberklassen und -schnittstellen
- Beispiele aus der Praxis
 - Windows
 - Linux



- Zusammenfassung des Lernstoffes
- Diskussion der Evaluationsergebnisse
- Tipps und Hinweise für die Prüfung
- Ausblick



Das Endziel...



Viel Spaß!

